

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Application No.: **NEW APPLICATION**
Filing Date: February 23, 2004
Applicants: Yo-Jong KIM et al.
Title: **CMOS IMAGE SENSOR AND METHOD FOR
SENSING AN IMAGE USING THE SAME**

PRIORITY LETTER

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

February 23, 2004

Dear Sirs:

Pursuant to the provisions of 35 U.S.C. 119, enclosed is/are a certified copy of the following priority document(s).

<u>Application No.</u>	<u>Date Filed</u>	<u>Country</u>
10-2003-0058463	08/23/2003	REPUBLIC OF KOREA

In support of Applicant's priority claim, please enter this document into the file.

Respectfully submitted,

HARNESS, DICKEY, & PIERCE, P.L.C.

By


Gary D. Yacura, Reg. No. 35,416

GDY:jcp

P.O. Box 8910
Reston, Virginia 20195
(703) 668-8000

Enclosure



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원 번호 : 10-2003-0058463
Application Number

출원 년 월 일 : 2003년 08월 23일
Date of Application AUG 23, 2003

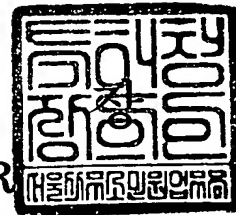
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 11 월 21 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.08.23
【발명의 명칭】	씨모스 이미지 센서 및 이미지 센싱 방법
【발명의 영문명칭】	CMOS image sensor and Method of sensing image using the same
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	박영우
【대리인코드】	9-1998-000230-2
【포괄위임등록번호】	1999-030203-7
【발명자】	
【성명의 국문표기】	김요정
【성명의 영문표기】	KIM, Yo Jong
【주민등록번호】	650401-1056537
【우편번호】	449-846
【주소】	경기도 용인시 수지읍 풍덕천2동 삼성5차 아파트 523-401
【국적】	KR
【발명자】	
【성명의 국문표기】	최창식
【성명의 영문표기】	CHOI, Chang Sik
【주민등록번호】	540106-1001632
【우편번호】	449-913
【주소】	경기도 용인시 구성면 보정리 삼성5차APT 503-303
【국적】	KR
【발명자】	
【성명의 국문표기】	최치영
【성명의 영문표기】	CHOI, Chi Young
【주민등록번호】	600903-1037312
【우편번호】	449-846

【주소】 경기도 용인시 수지읍 풍덕천리 1167 진산마을 삼성5차APT
526-504

【국적】 KR

【심사청구】 청구

【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의
한 출원심사 를 청구합니다. 대리인
박영우 (인)

【수수료】

【기본출원료】	20 면	29,000 원
【가산출원료】	9 면	9,000 원
【우선권주장료】	0 건	0 원
【심사청구료】	14 항	557,000 원
【합계】		595,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통	

【요약서】**【요약】**

높은 펄 팩터를 가지는 CMOS 이미지 센서의 구조 및 이를 이용한 이미지 센싱 방법이 개시된다. 이미지 센서의 픽셀은 하나의 포토 다이오드와 하나의 트랜지스터로 구성되며, 각각의 칼럼 라인마다 칼럼구동회로를 구비한다. 하나의 칼럼라인에 연결된 다수의 픽셀들은 공통된 리셋 트랜지스터에 연결되므로 한번의 리셋동작에 의해 픽셀 전체가 리셋된다. 또한, 선택된 로우라인에 연결된 픽셀들에 대한 이미지 센싱이 종료되면, 픽셀 전체에 대한 리셋이 반복되므로 센싱노드에 잔류하는 신호전하를 제거할 수 있다. 따라서 잔류하는 신호전하에 따른 노이즈를 방지할 수 있다.

【대표도】

도 3

【명세서】**【발명의 명칭】**

씨모스 이미지 센서 및 이미지 센싱 방법{CMOS image sensor and Method of sensing image using the same}

【도면의 간단한 설명】

도 1은 종래의 4트랜지스터 구조를 가지는 CMOS 이미지 센서의 회로도이다.

도 2는 종래의 4트랜지스터 구조를 가지는 CMOS 이미지 센서의 동작을 설명하기 위한 타이밍도이다.

도 3은 본 발명의 제1 실시예에 따른 CMOS 이미지 센서의 픽셀들 및 칼럼구동회로를 도시한 회로도이다.

도 4는 본 발명의 제1 실시예에 따른 CMOS 이미지 센서의 이미지 센싱 방법을 도시한 플로우 차트이다.

도 5는 본 발명의 제1 실시예에 따른 CMOS 이미지 센서의 이미지 센서의 동작을 설명하기 위한 타이밍도이다.

도 6은 본 발명의 제2 실시예에 따른 CMOS 이미지 센서의 칼럼구동회로를 도시한 회로도이다.

도 7은 본 발명의 제2 실시예에 따른 CMOS 이미지 센서의 칼럼구동회로의 동작을 설명하기 위한 타이밍도이다.

* 도면의 주요부분에 대한 부호의 설명 *

101, 200 : 픽셀 103, 203 : 포토 다이오드

105, 205 : 트랜스퍼 트랜지스터 107, 207 : 리셋 트랜지스터

109, 209 : 드라이브 트랜지스터 111 : 셀렉션 트랜지스터

113 : 센싱노드 115, 211 : 바이어스 트랜지스터

201 : 칼럼구동회로 213 : 칼럼라인

215 : 로우라인 217 : 스타팅 트랜지스터

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <15> 본 발명은 CMOS 이미지 센서에 관한 것으로 더욱 자세하게는 하나의 트랜지스터와 하나의 포토다이오드로 이루어진 CMOS 이미지 센서의 픽셀 구조 및 이를 이용하여 이미지를 센싱하는 방법에 관한 것이다.
- <16> 광을 감지하여 이를 전기적 신호로 변환하여 영상신호로 출력하기 위한 광검출장치는 CCD(charge coupled device)와 CMOS 이미지 센서가 있다.
- <17> CCD는 수광부인 포토다이오드, 전하전송부 및 신호출력부로 구성된다. 포토다이오드는 광을 받아들여 신호전하를 생성한다. 전하전송부는 포토다이오드에서 생성된 신호전하를 손실 없이 출력부로 전송하는 역할을 한다. 신호출력부는 신호전하를 축적하고, 신호전하량에 비례하는 전압을 감지하여 아날로그 출력을 낸다.
- <18> 이러한 CCD의 한가지 특징은 신호전하를 이웃하는 픽셀에 순차적으로 전달하는 매커니즘을 가진다는 것이다. 따라서 CCD에서는 랜덤 액세스가 이루어지지 않는 단점을 가진다.

- <19> 알려진 바에 따른 픽셀들 사이의 신호전하의 전송에는 3가지 방법이 있다.
- <20> 첫째는 열적확산에 의한 것이다. 이는 전자가 외부에서 열에너지를 받으면 이동하는 특성을 이용한 것이다.
- <21> 둘째는 농도구배에 의한 확산이다. 이는 전하량이 많은 영역에서 전하량이 적은 영역으로 도핑농도의 차이에 의해 확산 이동하는 방법을 말한다.
- <22> 셋째는 전기장에 의한 전하의 이동이다. 이는 두 인접한 게이트 영역에 전위차가 생기게 되면 이 두 영역 사이에는 전기장이 발생하게 된다. 이러한 전기장에 의해 전위가 낮은 쪽에서 높은 쪽으로 전자가 이동하게 된다.
- <23> CCD에서 전하를 전송하는 메커니즘은 대부분 전기장에 의한 이동에 의해 전하를 전송한다.
- <24> CMOS 이미지 센서는 초기 개발시에 픽셀을 이루는 트랜지스터들의 문턱전압의 불균일에 기인하는 고정 패턴 노이즈(Fixed Pattern Noise)를 비롯한 암전류(dark current)에 기인한 노이즈 등을 원인으로 개발이 포기되었으나, 최근의 CMOS공정기술의 발달로 새로이 개발이 이루어지고 있는 소자이다.
- <25> CMOS 이미지 센서는 CCD에 비해 몇가지 장점을 가지고 있는데, 특히 제조 공정이 쉬우며, 랜덤 액세스가 가능하다는 장점을 가지고 있다. 또한, 상관된 이중 샘플링(Correlated Double Sampling)회로를 채용하여 리셋노이즈를 대폭 개선하였다. 이러한 상관된 이중 샘플링 회로는 픽셀의 리셋전압을 샘플링한 다음, 신호전압을 샘플링하는 동작을 수행한다. 이때 상관된 이중 샘플링 회로의 출력은 리셋전압과 신호전압의 차이가 되어, 픽셀내의 트랜지스터의 문

터전압의 차이에서 오는 고정 패턴 노이즈 및 리셋전압의 차이에서 오는 리셋 노이즈는 억제될 수 있다.

- <26> 이러한 CMOS 이미지 센서는 다수의 요구조건들을 만족하여야 한다. 즉, 높은 신호대 잡음비(SNR), 높은 양자 효율(Quantum Efficiency), 및 높은 필 팩터(fill factor)등이 요구된다.
- <27> CMOS 이미지 센서에 요구되는 조건들을 만족하기 위하여 픽셀의 구조는 1트랜지스터 구조, 3트랜지스터 구조 및 4트랜지스터 구조의 순으로 발전하여 왔다.
- <28> 특히 4트랜지스터 구조는 하나의 픽셀이 하나의 포토다이오드와 4개의 트랜지스터들로 이루어진 것으로, 센싱노드는 CCD와 같이 플로팅 확산 노드(floating diffusion node)가 된다. 이러한 플로팅 확산 노드는 리셋동작시에는 저장된 전하를 배출하게 되나 데이터 전압을 검출하고자 할 때에는 포토다이오드에서 발생한 전하를 저장하며, 저장된 전하에 상응하는 전압을 발생하는 역할을 한다.
- <29> 도 1은 종래의 4트랜지스터 구조를 가지는 CMOS 이미지 센서의 회로도이다.
- <30> 도 1을 참조하면, 하나의 픽셀(101)은 광전변환소자의 한 종류인 포토다이오드(103), 트랜스퍼 트랜지스터(105), 리셋 트랜지스터(107), 드라이브 트랜지스터(109) 및 셀렉션 트랜지스터(111)를 구비하며, 이러한 픽셀이 다수 배치되어 CMOS 이미지 센서를 이룬다. 또한, 셀렉션 트랜지스터(111)의 출력은 각각의 칼럼라인에 구비된 바이어스 트랜지스터(115)를 출력로드로 이용하여 상판된 이중 샘플링(correlated double sampling) 회로로 입력된다. 상판된 이중 샘플링 회로는 각각의 칼럼라인에 하나씩 구비되며, 픽셀의 출력신호인 기준전압과 데이터 전압을 샘플

플링하고, 기준전압과 데이터전압의 차이를 출력한다. 기준전압은 리셋 트랜지스터(107)가 턴-온(turn on) 상태일 때의 픽셀의 출력전압이며, 데이터전압은 트랜스퍼 트랜지스터(105)가 턴-온 상태일 때의 픽셀의 출력전압이다.

<31> 도 2는 종래의 4트랜지스터 구조를 가지는 CMOS 이미지 센서의 동작을 설명하기 위한 타이밍도이다.

<32> 도 2를 참조하면, 먼저 데이터를 출력하고자 하는 픽셀 라인을 선택한다. 픽셀 라인의 선택은 로우라인을 선택하는 것이며, 이러한 로우라인의 선택을 위해 셀렉션 트랜지스터는 턴-온된다. 셀렉션 트랜지스터는 NMOS로 이루어지고 게이트 전압과 소스 전압의 차이가 문턱전압(threshold voltage) 이상일 때, 게이트 하부의 도전성 채널이 형성된다.

<33> 이어서, 선택된 로우라인에 연결된 픽셀들에 대한 리셋동작이 이루어진다. 리셋동작은 트랜스퍼 트랜지스터의 출력단인 센싱노드에 잔존하는 전하를 배출하는 동작이다. 리셋 트랜지스터의 게이트 단자에 Vdd를 인가하면, 리셋 트랜지스터는 턴-온되고 게이트 하부의 채널을 통해 센싱노드의 전하는 Vdd전압을 공급하는 전압원으로 배출된다. 또한, 리셋 트랜지스터가 턴-온 상태이므로 센싱노드의 전압은 Vdd가 된다.

<34> 센싱노드는 드라이브 트랜지스터의 게이트 단자에 연결되므로, 드라이브 트랜지스터의 게이트 전압은 Vdd가 되고, 드라이브 트랜지스터는 포화영역에서 동작하게 된다. 전류는 드라이브 트랜지스터의 드레인으로부터 소스로 흐르며, 드레인에 근접한 채널은 핀치오프된 상태에 있다. 또한, 셀렉션 트랜지스터가 턴-온 상태에 있으므로 전류는 셀렉션 트랜지스터의 채널을 통과하여 상관된 이중 샘플링 회로로 공급된다.

- <35> 드라이브 트랜지스터의 출력이 소정의 레벨을 가진 전압이 되도록 바이어스 트랜지스터가 구비된다. 바이어스 트랜지스터는 전류미러의 일부이며, 액티브 로드(active load)의 기능을 가진다.
- <36> 리셋 트랜지스터의 리셋동작에 따른 출력은 상관된 이중 샘플링 회로로 입력되며, 셀렉션 트랜지스터의 출력전압은 기준전압으로 샘플링된다.
- <37> 이어서, 외부에서 광전변환소자인 포토다이오드에 광이 입사되면, 입사되는 광의 양에 비례하여 전자-홀 쌍(electron-hole pair)들이 생성된다. 생성된 전자는 PN접합의 공핍영역에서 형성된 전기장의 영향으로 n영역으로 이동하며 축적된다.
- <38> 리셋 트랜지스터가 턴-오프되고 트랜스퍼 트랜지스터가 턴-온되면, 신호전하는 센싱노드로 이동한다. 신호전하가 전자이며, 광에 의해 발생된 전자는 센싱노드에 축적되므로 센싱노드와 전기적으로 단락된 드라이브 트랜지스터의 게이트 전압은 축적된 전하량에 비례하여 낮아진다.
- <39> 드라이브 트랜지스터는 소스 폴로워(source follower)로 동작하므로 입력 게이트 전압이 소정의 변화량을 가지면, 출력 소스 전압 또한 동일한 변화량을 가진다. 즉, 소스 폴로워의 소신호 전압이득이 1이므로, 입력 신호의 변화량과 출력 신호의 변화량은 동일하다. 따라서, 센싱노드에서의 전자의 축적에 기인한 드라이브 트랜지스터의 게이트전압 강하는 소스전압의 강하를 일으킨다. 강하된 소스전압은 셀렉션 트랜지스터를 거쳐 상관된 이중 샘플링 회로에 데이터전압으로 입력되고 샘플링된다.
- <40> 이어서, 트랜스퍼 트랜지스터는 턴-오프되고 셀렉션 트랜지스터가 턴-오프되면 픽셀의 선택은 종료되고 출력전압은 초기화된다.

<41> 상술한 CMOS 이미지 센서의 4트랜지스터의 구조와 동작은 노이즈를 제거할 수 있는 장점을 가지고 있으나, 필 팩터가 낮다는 단점을 가진다. 즉 하나의 픽셀내에 4개의 트랜지스터가 구현되어야 하므로 상대적으로 포토다이오드가 차지하는 면적은 감소하게 된다. CMOS 이미지 센서의 고해상도는 픽셀수의 증가와 단위 픽셀이 차지하는 면적의 감소로 달성될 수 있는데, 픽셀의 낮은 필 팩터는 포토 트랜지스터의 면적의 감소를 유발하며, 포토 트랜지스터 면적의 감소는 입사되는 광에 대한 전자-홀 쌍들의 발생량을 감소시켜서 낮은 양자 효율을 가져온다. 결국, 낮은 양자 효율은 이미지 센서의 감도를 저하시키는 문제를 유발한다.

【발명이 이루고자 하는 기술적 과제】

<42> 상기와 같은 문제점을 해결하기 위한 본 발명의 제1 목적은 높은 필 팩터를 가지는 CMOS 이미지 센서의 픽셀 및 구동회로를 제공하는 데 있다.

<43> 본 발명의 제2 목적은 높은 필 팩터를 가지는 CMOS 이미지 센서의 동작 방법을 제공하는 데 있다.

【발명의 구성 및 작용】

<44> 상기 제1 목적을 달성하기 위한 본 발명은, 광전변환소자 및 스위칭소자로 이루어진 다수의 픽셀들; 상기 픽셀들의 스위칭소자들을 제어하기 위한 다수의 로우라인들; 상기 픽셀들의 센싱노드의 출력을 전송하기 위한 다수의 칼럼라인들; 및 상기 각각의 칼럼라인에 접속되고 상기 픽셀들의 출력의 전송을 구동하여 상관된 이중 샘플링(correlated double sampling)회로로 기준전압 및 데이터 전압을 출력하기 위한 칼럼구동회로를 포함하는 CMOS 이미지 센서를 제공한다.

<45> 상기 제2 목적을 달성하기 위한 본 발명은, 칼럼구동회로의 리셋 제어부를 통해 모든 픽셀들의 센싱노드의 전하를 동시에 배출하는 리셋을 수행하는 단계; 상기 칼럼라인에 연결된 픽셀들의 센싱노드의 전압에 상응하는 기준전압을 출력하는 단계; 로우라인에 연결된 픽셀들의 스위칭소자를 제어하여 광전변환소자에 의해 발생한 전하를 전하가 배출된 센싱노드로 전달하는 단계; 및 상기 스위칭소자를 통해 전달된 상기 센싱노드에서의 전하량에 비례하는 상기 센싱노드의 전압변화를 감지하여 데이터전압을 출력하는 단계를 포함하는 것을 특징으로 하는 CMOS 이미지 센싱 방법을 제공한다.

<46> 본 발명에 따르면, 하나의 광전변환소자 및 하나의 트랜지스터로 픽셀을 구성할 수 있어, 보다 높은 필 팩터를 가지는 CMOS 이미지 센서를 제조할 수 있다. 또한, 리셋동작이 모든 픽셀에 대해 동시에 수행되므로, 불충분한 리셋동작에 기인한 잔류전하의 노이즈를 방지할 수 있다.

<47> 이하, 본 발명에 따른 바람직한 실시예를 첨부된 도면을 참조하여 상세하게 설명한다.

<48> 실시예 1

<49> 도 3은 본 발명의 제1 실시예에 따른 CMOS 이미지 센서의 픽셀들 및 칼럼구동회로를 도시한 회로도이다.

<50> 도 3을 참조하면, 각각의 픽셀들은 광전변환소자 및 스위칭소자로 구성된다. 광전변환소자는 포토 다이오드 타입 또는 포토 다이오드 상부에 전극이 되는 포토 게이트를 배치하여 포토 다이오드에서 축적된 신호전하를 센싱노드로 전달하는 데 도움을 주는 포토 게이트 타입으로 구성할 수 있다. 바람직하게는 상기 광전변환소자는 포토 다이오드 타입으로 구성한다.

- <51> 스위칭 소자는 NMOS 또는 PMOS로 구성될 수 있으며, 공핍형 트랜지스터 또는 증가형 트랜지스터로 구성될 수 있다. 바람직하게는 도전성 채널이 게이트 단자 하단에 형성되어 있는 공핍형 NMOS 트랜지스터를 스위칭 소자로 한다. 공핍형인 경우, 게이트 단자에 바이어스가 인가되지 않아도 이미 형성된 채널에 의해 소스와 드레인 사이의 전하의 전송이 가능하므로, 포토다이오드(203)에서 발생한 신호전하를 센싱노드로 전달하는데 이점을 가진다.
- <52> 픽셀내의 공핍형 NMOS 트랜지스터는 포토 다이오드(203)에서 발생한 신호전하를 센싱노드로 전송하는 역할을 하므로 이를 트랜스퍼 트랜지스터(205)라 한다.
- <53> 트랜스퍼 트랜지스터(205)의 게이트 단자는 로우라인(215)에 연결되며, 소스단자는 포토다이오드의 음극단자에 연결되며, 드레인 단자는 센싱노드가 된다. 또한, 센싱노드는 칼럼라인(213)에 연결된다.
- <54> 각각의 칼럼라인(213)에는 칼럼구동회로(201)가 구비된다. 칼럼구동회로(201)는 픽셀의 센싱노드의 전하를 배출하는 리셋동작을 수행하기 위한 리셋 제어부, 상기 센싱노드의 전압레벨에 의해 구동되고 기준전압 및 데이터전압을 출력하기 위한 드라이브부 및 상기 드라이브부의 출력단에 연결되고 상기 드라이브부의 출력을 소정의 레벨 이상으로 유지하기 위한 출력로드를 포함한다.
- <55> 리셋 제어부는 리셋 트랜지스터(207)로 구성된다. 상기 리셋 트랜지스터(207)는 공핍형 NMOS 트랜지스터로 구성함이 바람직하다. 리셋 트랜지스터(207)의 드레인 단자의 전압은 V_{dd} 이며, 소스 단자는 칼럼라인(213)에 연결된다. 리셋 트랜지스터(207)는 게이트 단자에서의 R_s 신호에 따라 턴-온 또는 턴-오프된다.

- <56> 드라이브부는 드라이브 트랜지스터(209)로 구성된다. 상기 드라이브 트랜지스터(207)는 증가형 NMOS 트랜지스터로 구성함이 바람직하다. 드라이브 트랜지스터(207)의 드레인 단자 전압은 Vdd이며 소스 단자는 출력로드에 연결된다. 또한 게이트 단자는 칼럼라인(213)에 연결되어 칼럼라인(213)에서의 전압에 따라 동작한다. 리셋동작 또는 트랜스퍼 트랜지스터의 턴-온에 따른 출력시, 드라이브 트랜지스터는 포화영역에서 동작하며, 소스 폴로워 증폭기의 동작을 수행한다.
- <57> 출력로드는 바이어스 트랜지스터(211)로 구성된다. 상기 바이어스 트랜지스터(211)는 증가형 NMOS 트랜지스터로 구성함이 바람직하다. 바이어스 트랜지스터(211)의 소스 단자는 접지되며, 드레인 단자는 드라이브 트랜지스터(209)의 소스 단자에 연결된다. 드라이브 트랜지스터는 포화영역에서 동작시 정전류원이 되며, 도시하지 아니하였지만 전류미러의 출력 트랜지스터이다. 따라서 바이어스 트랜지스터(211)는 액티브 로드로서의 역할을 수행한다.
- <58> 칼럼구동회로의 출력은 드라이브 트랜지스터(209)의 소스 단자에서의 전압이며, 상기 출력은 상관된 이중 샘플링 회로로 입력되어 샘플링된다.
- <59> 도 4는 본 발명의 제1 실시예에 따른 CMOS 이미지 센서의 이미지 센싱 방법을 도시한 플로우 차트이다.
- <60> 도 5는 본 발명의 제1 실시예에 따른 CMOS 이미지 센서의 이미지 센서의 동작을 설명하기 위한 타이밍도이다.
- <61> 도 4 및 도 5를 참조하면, 먼저 Rs 신호가 고레벨(high level)이면, 리셋 트랜지스터는 턴-온 된다. 상기 리셋 트랜지스터의 드레인 단자의 전압은 Vdd이며, 센싱노드에 전자들이 잔류한다면 소스-드레인 사이에는 전압차가 발생하므로, 센싱노드에 잔류하는 전자들은 도전성

채널을 통해 드레인 단자로 이동한다. 따라서 이러한 과정을 통해 센싱노드의 전자들은 Vdd공급원인 정전압원으로 배출되며, 센싱노드의 전압은 Vdd와 동일하게 된다.

<62> 이러한 리셋동작은 CMOS 이지지 센서의 픽셀들 전체에 대해 동시에 수행된다(단계 10).

<63> 센싱노드의 전압이 약 Vdd 이므로 드라이브 트랜지스터는 포화된다. 상기 드라이브 트랜지스터가 포화되는 조건을 만족하기 위하여는 V_{gs} 가 V_{th} (threshold voltage)보다 크고 V_{gd} 가 V_{th} 보다 낮아야한다. 물론 상기 조건은 증가형 NMOS 트랜지스터에 적용되는 조건이며, 트랜지스터의 종류가 다른 경우 다른 조건이 적용된다. 드라이브 트랜지스터는 리셋동작에 따른 기준 전압을 출력한다(단계 20).

<64> 바이어스 트랜지스터는 정전류원이며, 정전류원의 전류를 드라이브 트랜지스터가 공급해 주기 위해서는 $I_{ds} = K(V_{gs} - V_{th})^2$ 에 따라 바이어스 트랜지스터의 V_{gs} 가 설정된다. 또한, 바이어스 트랜지스터는 포화영역에서 동작하며, 정전류원이므로 출력전압을 소정의 DC레벨로 설정하는 역할을 수행한다. 따라서 기준전압은 $V_{dd} - V_{gs}$ 가 되며 상기 기준전압은 상관된 이중 샘플링 회로로 입력되고 샘플링된다.

<65> 계속해서 리셋 트랜지스터를 턴-오프하고, 포토 다이오드에 광이 조사되면, 전자-홀 쌍(Electron-Hole Pair, 이하 "EHP"라 한다.) 들이 발생한다. 포토 다이오드는 PN접합에 의해 구현되며, 접합부에는 공핍영역이 형성된다. 공핍영역에서는 전자는 홀과 재결합을 통해 소멸되고 접합부를 중심으로 N형 반도체는 다수의 양전하를 가진 이온이 존재하고 P형 반도체는 다수의 음전하를 가진 이온이 존재하게 된다. 따라서 공핍영역에서 N형 반도체의 전위가 P형 반도체의 전위보다 높게되고 N형 반도체로부터 P형 반도체로 전계가 형성된다. 광의 조사에 의해 P형 반도체에서 발생한 EHP들 중의 전자들은 PN접합의 공핍영역에서의 전계에 의해 N형 반도체로 이동하고 축적된다.

- <66> 이어서, T_g 를 고레벨로 하면 트랜스퍼 트랜지스터는 턴-온되고 포토 다이오드에서 발생되고 축적된 전자들은 트랜스퍼 트랜지스터를 통해 센싱노드로 전달된다(단계 30). 리셋 동작에 의해 센싱노드의 전압은 V_{dd} 이므로 트랜스퍼 트랜지스터의 턴-온시, 소스와 드레인 사이에는 전압차가 존재하고 트랜스퍼 트랜지스터의 소스 단자에 축적된 전자들은 드레인 단자로 이동한다. 전자들의 이동에 의해 트랜스퍼 트랜지스터의 드레인 단자, 즉 센싱노드의 전압은 강하하게 된다. 이는 센싱노드에서의 전류경로가 형성되지 않으므로 정전계(static electric field)에 기인한 전위의 강하이다.
- <67> 상술한 과정을 통해 드라이브 트랜지스터의 게이트 전압은 강하되며, 강하된 전압량은 드라이브 트랜지스터의 출력으로 반영된다. 이는 드라이브 트랜지스터가 소스 폴로워 증폭기로 동작하기 때문이다. 물론 드라이브 트랜지스터가 소스 폴로워 증폭기로 동작하려면 트랜지스터는 포화상태에 있어야 한다.
- <68> 또한 소스 폴로워 증폭기의 소신호 전압이득은 약 1 이므로 게이트 단자의 전압 변동량은 출력인 소스 출력 단자의 전압 변동량과 동일하다. 따라서 게이트 입력 전압의 강하는 소스 출력 전압의 강하를 일으키고 강하된 출력전압은 데이터 전압이 되어 상관된 이중 샘플링 회로로 입력되고 샘플링된다(단계 40). 상관된 이중 샘플링 회로는 기준 전압과 데이터 전압의 차이를 출력하므로, 이미지 데이터에 해당하는 부분은 기준전압과 데이터전압의 변동량이 된다.
- <69> 본 실시예에서는 포토 다이오드에 의해 감지된 이미지 신호는 기준전압과 데이터전압의 변동량으로 표현되는데, 이미지 센서의 감도의 향상을 위해서는 그 변동폭이 더욱 커야할 것이나, 드라이브 트랜지스터가 포화영역에서 동작하여야 하므로 이에 따른 제약 조건이 있게된다. 즉, 드라이브 트랜지스터의 게이트 전압인 센싱노드의 전압은 V_{th} 이상이 된다.

- <70> 포토 다이오드에 입사된 광의 양이 적으면 EHP의 발생량 또한 적으며, 따라서 드라이브 트랜지스터의 게이트 전압의 변동폭이 적으므로 데이터 전압과 기준 전압의 차이도 적은 값을 유지한다. 포토 다이오드에 입사된 광의 양이 많으면 EHP의 발생량이 많아지며, 드라이브 트랜지스터의 데이터 전압과 기준 전압의 차이는 커진다. 즉, 포토 다이오드에 입사되는 광량에 비례하여 데이터 전압은 기준 전압에 비해 강해진다.
- <71> 데이터 전압의 출력에 따른 하나의 로우라인에 대한 이미지 센싱이 종료되면, 다음 로우라인에 대한 이미지 센싱이 시작된다. 따라서 Rs 신호는 고레벨이 되어 리셋동작이 수행되며, 이를 위하여 Rs 신호는 주기파가 되며, 리셋동작은 이미지 센서 전체에 대해 주기적으로 수행된다.
- <72> 실시예 2
- <73> 도 6은 본 발명의 제2 실시예에 따른 CMOS 이미지 센서의 칼럼구동회로를 도시한 회로도이다.
- <74> 도 6을 참조하면, CMOS 이미지 센서의 픽셀의 구성은 제1 실시예와 동일하나 칼럼구동회로에 드라이브부의 출력을 온-오프 제어하기 위한 셀렉션 제어부가 개재되어 있다. 상기 셀렉션 제어부는 스타팅 트랜지스터(217)를 가지며, 상기 스타팅 트랜지스터는 증가형 NMOS 트랜지스터로 구성함이 바람직하다. 상기 스타팅 트랜지스터(217)의 드레인 단자는 드라이브 트랜지스터(209)의 소스 단자에 연결되고, 소스단자는 출력 로드인 바이어스 트랜지스터(211)에 연결된다.
- <75> 또한, 컬럼구동회로의 출력단자는 스타팅 트랜지스터(217)의 소스 단자가 된다.

- <76> 리셋 트랜지스터(207)에 의한 리셋 동작시에 스타팅 트랜지스터(217)는 턴-온 상태를 유지하며, 상기 리셋 동작후의 데이터 전압 출력시에도 스타팅 트랜지스터는 턴-온 상태를 유지한다. 데이터 전압의 출력과 샘플링이 종료되면, 스타팅 트랜지스터는 턴-오프되고 칼럼구동회로의 출력전압을 초기화한다.
- <77> 도 7은 본 발명의 제2 실시예에 따른 CMOS 이미지 센서의 칼럼구동회로의 동작을 설명하기 위한 타이밍도이다.
- <78> 도 7을 참조하면, 스타팅 트랜지스터가 턴-온된 다음 Rs신호를 고레벨로 하면 리셋 트랜지스터가 턴-온된다. 제1 실시예에서 상술한 바와 같이 리셋 동작에 의해 전체 픽셀들의 센싱노드는 리셋되고 센싱노드의 전압은 Vdd가 된다.
- <79> 센싱노드의 전압은 칼럼구동회로의 드라이브 트랜지스터 및 스타팅 트랜지스터를 통해 기준전압으로 출력된다. 기준전압이 출력되기 위해 상기 스타팅 트랜지스터는 트라이오드(triode) 영역에서 동작하여야 한다. 즉, 드레인 영역에 근접한 채널이 핀치-오프(pinch-off)되지 않아야 한다.
- <80> 또한, 드라이브 트랜지스터 및 바이어스 트랜지스터는 포화영역에서 동작하므로, 상기 트랜지스터들의 포화영역에서의 동작전류와 동일한 전류가 스타팅 트랜지스터의 트라이오드 동작 영역에서 흐르기 위해서는 스타팅 트랜지스터는 보다 큰 면적을 차지하도록 제조되어야 한다. 즉, 스타팅 트랜지스터의 소스/드레인 영역의 면적은 다른 트랜지스터들에 비해 커야 한다.
- <81> 계속해서, 픽셀들의 i번째 로우라인의 픽셀들을 선택하기 위해 i번째 로우라인의 픽셀들의 트랜스퍼 트랜지스터를 턴-온한다.

- <82> 트랜스퍼 트랜지스터의 턴-온에 따른 데이터 전압의 출력과정은 상기 제1 실시예에서 상술한 바와 동일하다.
- <83> 다만, 데이터 전압 출력시에도 스타팅 트랜지스터는 턴-온 상태를 유지한다. 또한, 스타팅 트랜지스터는 트라이오드 영역에서 동작한다.
- <84> 데이터 전압이 출력되는 동안, 상관된 이중 샘플링 회로는 데이터 전압을 샘플링한다. 본 실시예에서 상기 i 번째 로우라인의 픽셀들에 대한 이미지 센싱의 종료는 스타팅 트랜지스터의 턴-오프에 의해 일어난다. 스타팅 트랜지스터의 게이트 전압이 저레벨(low level)이 되면, 스타팅 트랜지스터는 턴-오프되고 칼럼구동회로의 출력단자와 이미지 센서의 칼럼라인 사이의 신호 경로는 단절된다. 신호 경로의 단절에 의해 바이어스 트랜지스터는 포화 영역에서 트라이오드 영역으로 동작 범위가 변경되며, 상관된 이중 샘플링 회로의 커패시터에 축적된 전하는 바이어스 트랜지스터의 채널을 통해 접지로 배출된다.
- <85> 따라서, 스타팅 트랜지스터의 턴-오프에 의해 칼럼구동회로의 출력은 약 0 V가 되며 이는 칼럼구동회로의 출력 신호가 초기화 되는 것이다.
- <86> $i+1$ 번째 로우라인의 픽셀들에 대한 이미지 센싱이 이루어지기 위해서 스타팅 트랜지스터는 턴-온되며, 상술한 바와 같은 동일한 과정을 반복하여 이미지 센싱이 수행된다.

【발명의 효과】

- <87> 상기와 같은 본 발명에 따르면, 하나의 광전변환소자 및 하나의 트랜지스터로 픽셀을 구성할 수 있어, 보다 높은 필 팩터를 가지는 CMOS 이미지 센서를 제조할 수 있다.
- <88> 또한, 리셋동작이 모든 픽셀에 대해 동시에 수행되므로, 불충분한 리셋동작에 기인한 잔류전하의 노이즈를 방지할 수 있다.

<89> 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

【특허청구범위】**【청구항 1】**

광전변환소자 및 스위칭소자로 이루어진 다수의 픽셀들;
상기 픽셀들의 스위칭소자들을 제어하기 위한 다수의 로우라인들;
상기 픽셀들의 센싱노드의 출력을 전송하기 위한 다수의 칼럼라인들; 및
상기 각각의 칼럼라인에 접속된 픽셀들의 출력의 전송을 구동하여 상관된 이중 샘플링 (correlated double sampling) 회로로 기준전압 및 데이터 전압을 출력하기 위해 상기 각각의 칼럼라인에 구비된 칼럼구동회로를 포함하는 CMOS 이미지 센서.

【청구항 2】

제1항에 있어서, 상기 광전변환소자는 포토다이오드이며, 상기 포토다이오드의 양극단자는 접지되고 음극단자는 상기 스위칭소자에 접속되는 것을 특징으로 하는 CMOS 이미지 센서.

【청구항 3】

제2항에 있어서, 상기 스위칭 소자는 공핍형 NMOS트랜지스터이며, 상기 공핍형 NMOS트랜지스터의 소스는 상기 포토다이오드의 음극단자에 접속되고, 상기 공핍형 NMOS트랜지스터의 드레인 은 상기 센싱노드이며, 상기 칼럼라인에 접속되는 것을 특징으로 하는 CMOS 이미지 센서.

【청구항 4】

제1항에 있어서, 상기 로우라인은 상기 픽셀들의 상기 스위칭 소자에 접속되어 상기 스위칭 소자의 스위칭 동작을 제어하는 것을 특징으로 하는 CMOS 이미지 센서.

【청구항 5】

제1항에 있어서, 상기 칼럼구동회로는,

상기 픽셀의 센싱노드의 전하를 배출하기 위한 리셋 제어부;

상기 센싱노드의 전압레벨에 의해 구동되고 상기 기준전압 및 데이터전압을 출력하기 위한 드라이브부; 및

상기 드라이브부의 출력단에 연결되며 상기 드라이브부의 출력을 소정의 레벨 이상으로 유지하기 위한 출력로드를 포함하는 것을 특징으로 하는 CMOS 이미지 센서.

【청구항 6】

제5항에 있어서, 상기 칼럼구동회로는 상기 드라이브부의 출력을 온-오프 제어하여 상기 데이터전압을 초기화하기 위한 셀렉션 제어부를 더 구비하는 것을 특징으로 하는 CMOS 이미지 센서.

【청구항 7】

제6항에 있어서, 상기 셀렉션 제어부는 NMOS트랜지스터로 이루어지되, 상기 드라이브부의 출력단과 출력로드 사이에 위치하는 것을 특징으로 하는 CMOS 이미지 센서.

【청구항 8】

제5항에 있어서, 상기 리셋 제어부는 공핍형 NMOS트랜지스터이며, 상기 리셋 트랜지스터의 드레인 전압은 Vdd이며 소스는 상기 드라이브부에 연결되는 것을 특징으로 하는 CMOS 이미지 센서.

【청구항 9】

제5항에 있어서, 상기 드라이브부는 소스 폴로워(source follower)증폭기이며, 상기 소스 폴로워는 NMOS트랜지스터로 이루어지고, 상기 NMOS트랜지스터의 드레인 전압은 Vdd인 것을 특징으로 하는 CMOS 이미지 센서.

【청구항 10】

제5항에 있어서, 상기 출력로드는 정전류원이며, 상기 드라이브부의 출력을 소정의 레벨 이상으로 유지하기 위한 바이어스 트랜지스터를 포함하는 것을 특징으로 하는 CMOS 이미지 센서.

【청구항 11】

선택된 칼럼라인에 연결된 모든 픽셀들의 센싱노드의 전하를 동시에 배출하는 리셋을 수행하는 단계;

상기 칼럼라인에 연결된 픽셀들의 센싱노드의 전압에 상응하는 기준전압을 출력하는 단계;

로우라인에 연결된 픽셀들의 스위칭소자를 제어하여 광전변환소자에 의해 발생한 전하를 센싱노드로 전달하는 단계; 및

상기 센싱노드에 전달된 전하량에 비례하는 상기 센싱노드의 전압변화를 감지하여 데이터전압을 출력하는 단계를 포함하는 것을 특징으로 하는 CMOS 이미지 센싱 방법.

【청구항 12】

제11항에 있어서, 상기 리셋동작은 공핍형 NMOS트랜지스터를 이용하며, 상기 공핍형 NMOS트랜지스터의 드레인에 Vdd를 인가하여 상기 센싱노드에 축적된 전하를 전압공급원으로 배출하는 것을 특징으로 하는 CMOS 이미지 센싱 방법.

【청구항 13】

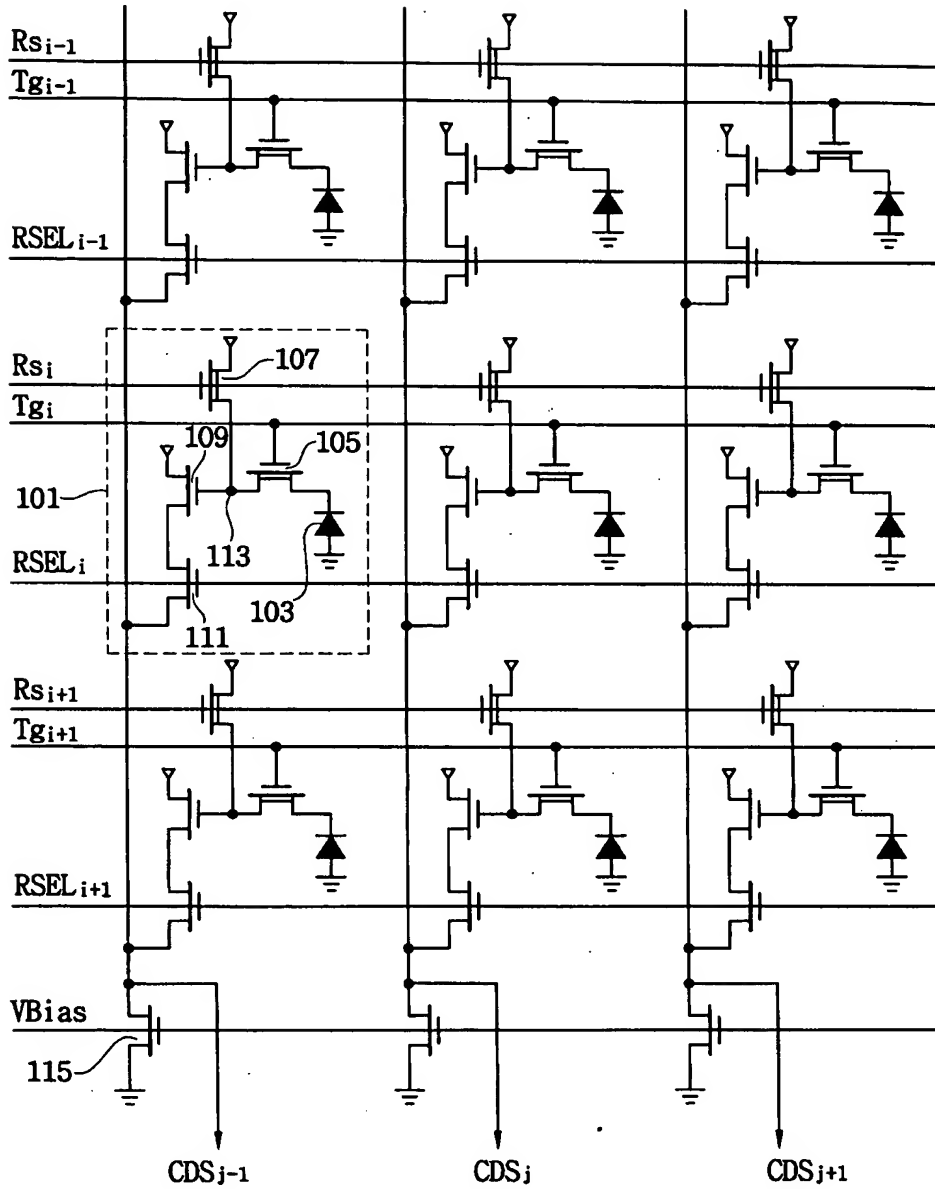
제11항에 있어서, 상기 기준전압을 출력하는 단계 및 상기 데이터전압을 출력하는 단계는 개방회로 전압이득이 약 1인 소스 폴로워를 통해 전압을 출력하는 것을 특징으로 하는 CMOS 이미지 센싱 방법.

【청구항 14】

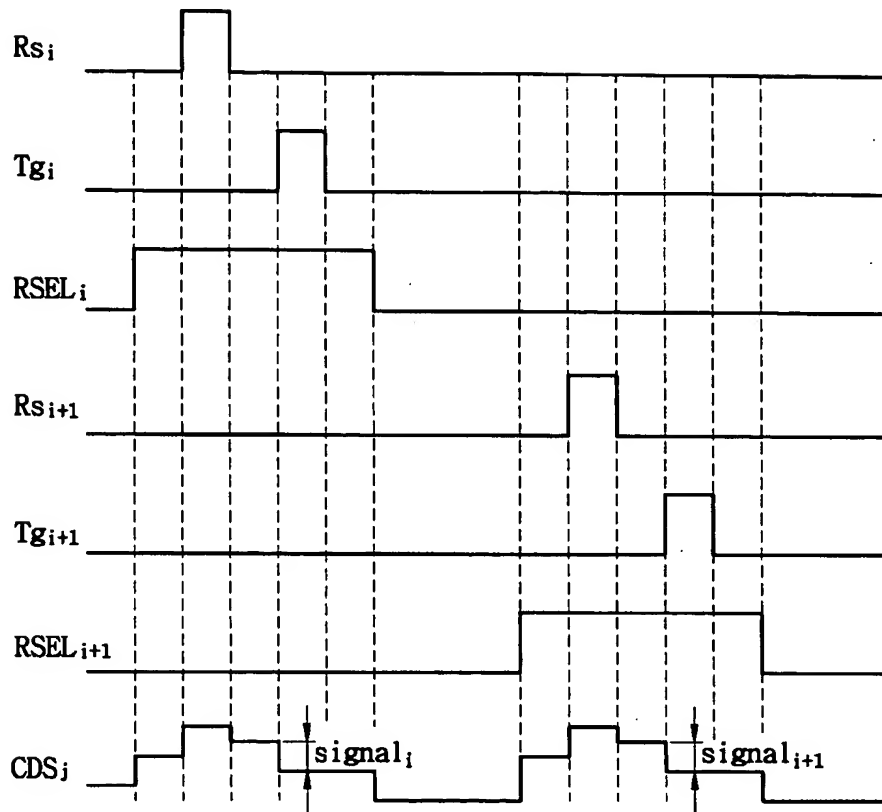
제11항에 있어서, 상기 데이터 전압을 출력하는 단계 후에 상기 데이터 전압을 초기화하는 단계를 더 포함하는 것을 특징으로 하는 CMOS 이미지 센싱 방법.

【도면】

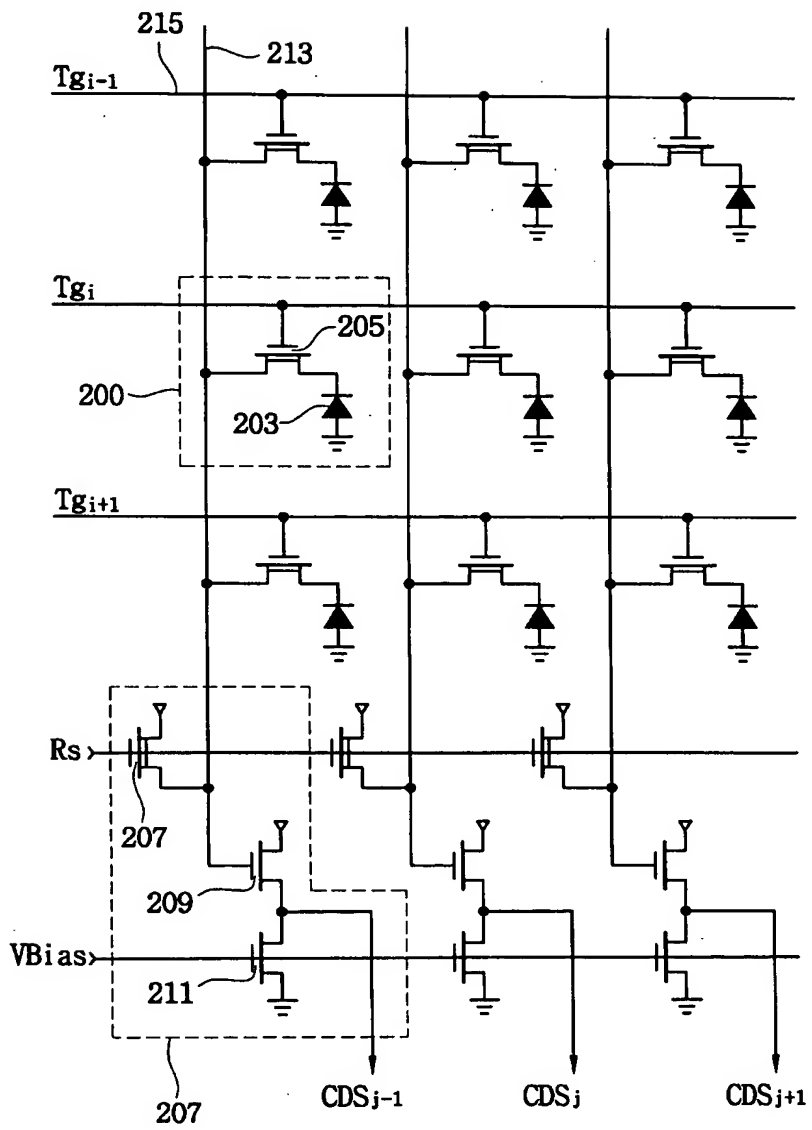
【도 1】



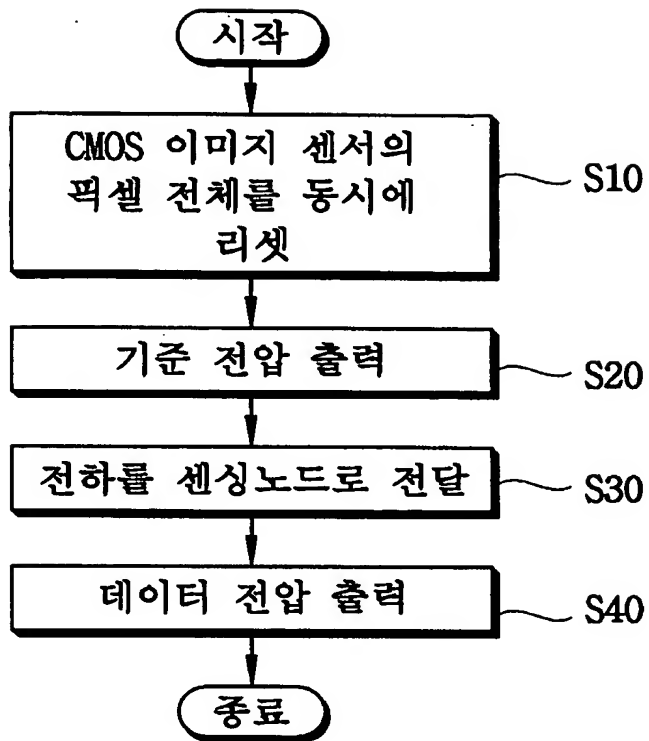
【도 2】



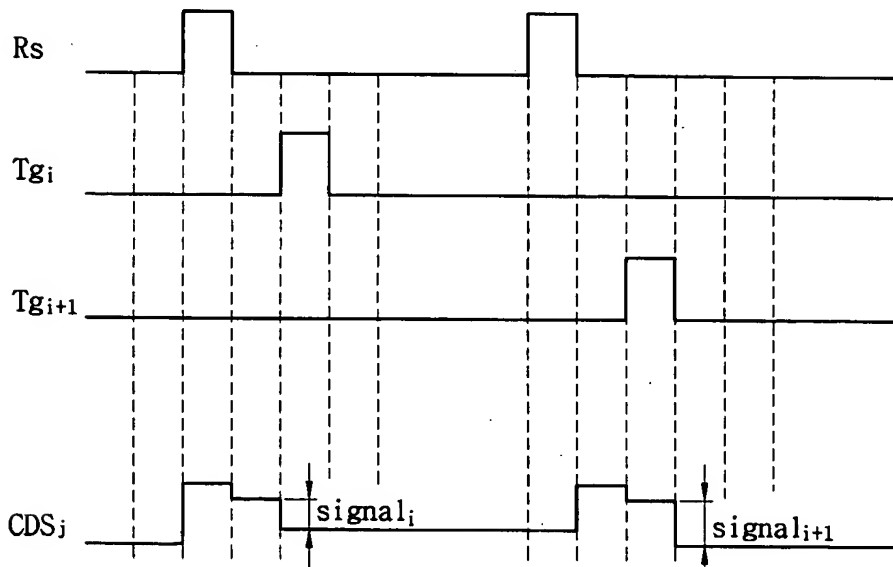
【도 3】



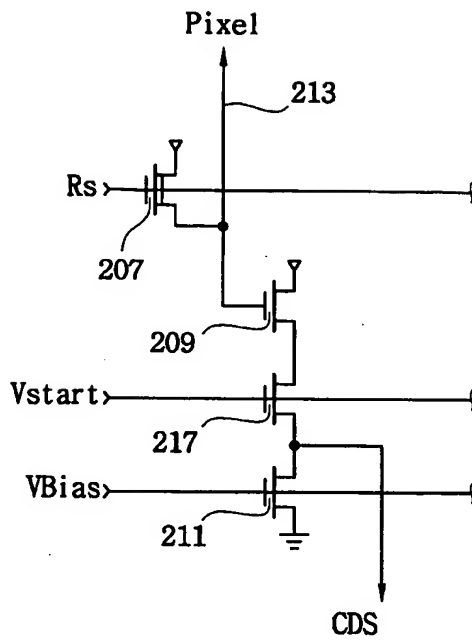
【도 4】



【도 5】



【도 6】



【도 7】

